

Analisi della stabilità dei regolatori di tensione rispetto alle diverse strategie di controllo per mezzo di simulazioni miste analogico-digitali

Federico Bizzarri, Angelo Brambilla¹

¹Dipartimento di Elettronica Informazione e Bioingegneria, Politecnico di Milano, p.za Leonardo da Vinci, 32, 20133 Milano. {federico.bizzarri, angelo.brambilla}@polimi.it

Parole chiave: *regolatore di tensione, VRM, controllori digitali, simulazione mista analogico-digitale.*

I moduli per la regolazione della tensione (VRM) nei moderni computer possono essere chiamati ad operare in condizione “estreme”. Devono infatti poter erogare correnti elevate (oltre 100A) con tensioni molto basse (circa 1V) e mantenere il livello di tensione in un piccolo intervallo (di circa 100mV) anche quando la corrente di carico varia di 100A in pochi microsecondi. Queste prestazioni possono essere ottenute progettando un controllore digitale che permette al regolatore di operare come una sorgente ideale di tensione collegata in serie a un piccolo resistore (di circa 1mΩ). Vi possono essere ovviamente differenti realizzazioni del controllore digitale. Esse si differenziano per il costo in larga parte dovuto al banco di condensatori in uscita. Lo scopo del progettista è di progettare un “buon” VRM che utilizzi il banco di condensatori più piccolo possibile. La simulazione circuitale assume un ruolo importante in questo contesto. Un’efficiente tecnica di simulazione basata sulla teoria dei sistemi dinamici ibridi viene offerta dal simulatore circuitale PAN sviluppato dall’unità di ricerca. Il progettista può simulare il funzionamento dettagliato del regolatore unitamente al controllore digitale tenendo conto anche degli effetti parassiti. Può determinare il comportamento a regime del regolatore, le funzioni di trasferimento tempo varianti, come l’impedenza di uscita al variare del carico, e la stabilità del funzionamento a regime oltre al “margine di stabilità” rispetto alla variazione di alcuni parametri di progetto. Ciò comporta una drastica riduzione del tempo di simulazione rispetto ad approcci “concorrenti” di tipo brute-force. Un ottimizzatore completa l’ambiente di simulazione permettendo la minimizzazione del banco di condensatori mantenendo le performance del VRM aderenti alle specifiche di progetto. In [4] si è preso in considerazione un regolatore di tensione, composto da tre convertitori buck come riportato in Figura 1, che viene tipicamente impiegato come alimentazione dei moderni personal computer.

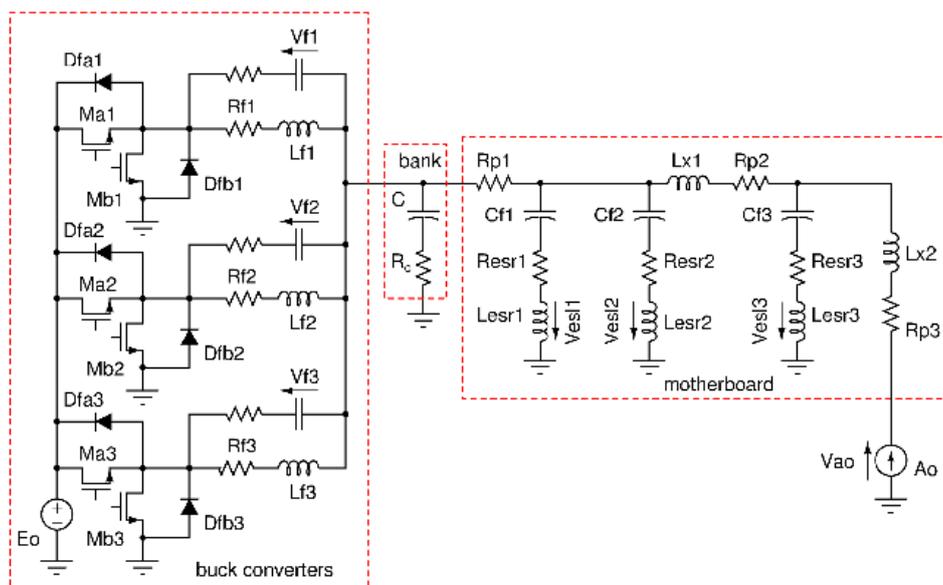


Figura 1. Schema circuitale del VRM comprendente anche il modello equivalente della motherboard.

Il regolatore di tensione è stato equipaggiato con due diversi tipi di controllori digitali come riportato in Figura 2 e 3.

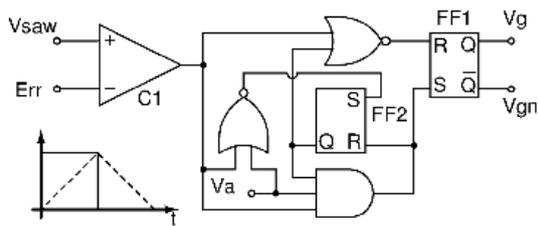


Figura 2. Controllore “Bad”.

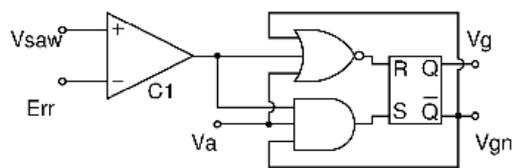


Figura 3. Controllore “Good”.

Il controllore “Bad” permette una riduzione del numero di condensatori (uguali e di valore pari a 0.47mF) da 20 sino a 11, valore al di sotto del quale il convertitore diventa instabile. Il controllore “Good” permette una riduzione sino a 4. In Fig. 4. viene riportata l’impedenza di uscita al variare del numero di condensatori.

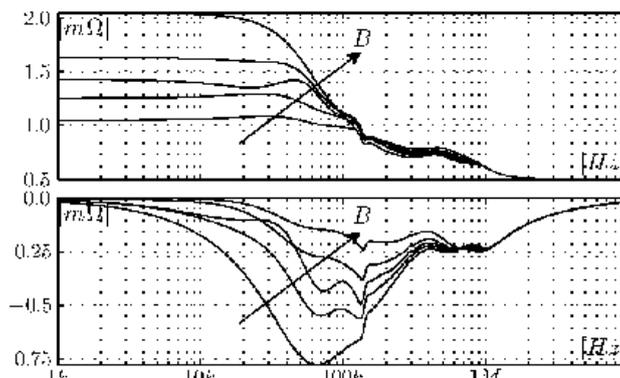


Figura 4. Impedenza di uscita del VRM. B è il numero di condensatori (uguali) del banco nel filtro di uscita

Come si può notare l’impedenza di uscita del VRM peggiora sensibilmente anche se il funzionamento rimane stabile al diminuire del numero dei condensatori che formano il banco di uscita.

BIBLIOGRAFIA

- [1] F. Bizzarri, A. Brambilla, G. Storti Gajani, “Phase noise simulation in analog mixed signal circuits: An application to pulse energy oscillators,” *Circuits and Systems II: Express Briefs, IEEE Transactions on*, vol. 58, no. 3, pp. 154–158, 2011.
- [2] F. Bizzarri, A. Brambilla, G. Storti Gajani, “Steady state computation and noise analysis of analog mixed signal circuits,” *Circuits and Systems I: Regular Papers, IEEE Transactions on*, vol. 59, no. 3, pp. 541--554, 2012.
- [3] F. Bizzarri, A. Brambilla, G. Storti Gajani, “Periodic small signal analysis of a wide class of type-II phase locked loops through an exhaustive variational model,” *Circuits and Systems I: Regular Papers, IEEE Transactions on*, vol. 59, no. 10, pp. 2221–2231, 2012.
- [4] F. Bizzarri, A. Brambilla, S. Saggini, “Voltage regulators design through advanced mixed-mode circuit simulation,” *Power Electronics Letters*, vol. 29, no. 9, pp. 4496–4499, 2014.