

# ALGORITMI PER IL RICONOSCIMENTO DI PATTERN IN RETI NEURALI CON MEMRISTOR

*F. Corinto, J. Secco, M. Gilli*

Dipartimento di Elettronica e Telecomunicazioni  
Politecnico di Torino  
C.so Duca degli Abruzzi 24, 10129 Torino

Il memory-resistor (più comunemente noto come memristor) è un elemento circuitale passivo a due terminali la cui esistenza fu ipotizzata, dal punto di vista teorico, già nel 1971 dal prof. L. O. Chua [1]. Nel 1976 il prof. S. Kang e il prof. L. O. Chua hanno esteso il concetto di memristor ad una classe di bipoli dinamici non lineari [2]. Nel 2008 presso i laboratori di HP si è avuta la prima realizzazione sperimentale del memristor. Il memristor, definito attraverso una relazione costitutiva tra carica e flusso, lega in modo non lineare la storia passata di corrente e tensione e, per questo motivo, è alla base delle nuove memorie non-volatili, ad alta densità e a basso consumo [3]. Inoltre, il memristor emula il comportamento delle sinapsi biologiche ed è quindi utilizzato nelle applicazioni neuromorfiche.

Questa Unità si è concentrata sulla modellazione circuitale di nanodispositivi con proprietà di tipo memristivo [4,5] e sull'implementazione di algoritmi per reti neurali con sinapsi di tipo memristivo. In particolare, è stato condotto uno studio su sinapsi binarie in sistemi capaci di riconoscere ed apprendere determinati set di pattern accomunati da particolari regole logiche. Per ottenere sinapsi binarie attraverso l'uso di memristori e' stato sviluppato il sistema descritto in Figura 1. La tensione di riferimento  $V_{ref}$  e la conseguente corrente passante attraverso lo specchio di corrente genera una soglia rispetto alla corrente passante l'altro specchio di corrente a cui e' collegato il memristore, che a sua volta dipende direttamente dalla memristenza. Tale circuito consente di ottenere due valori di corrente in uscita (*High* e *Low*) a seconda del livello do memristenza.

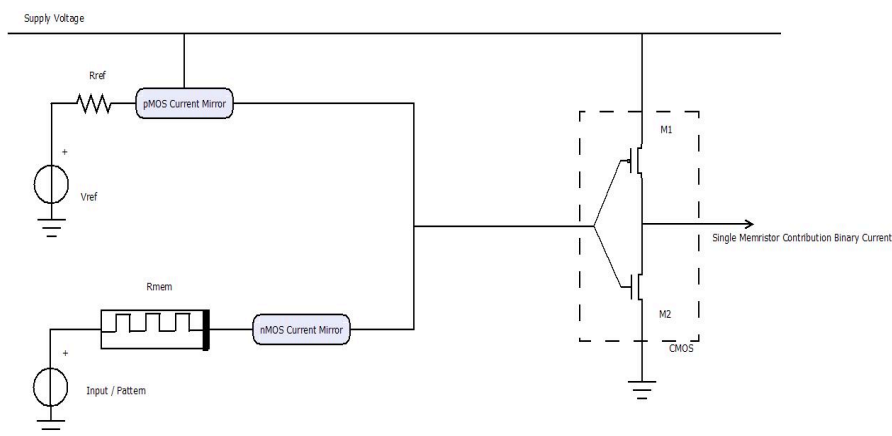


Figura 1: Circuito di Sinapsi Binaria

In Figura 2 e' descritto il modello di percettrone, ovvero il sistema caace di riconoscere i pattern forniti. I contributi di tutte le sinapsi binarie sono sommati e confrontati con l'*output* (anch'esso binario) desiderato per lo specifico pattern. Il confronto di questi due parametri consente al sistema di inviare impulsi specici ai memristori affinche possano aumentare o decremetare il loro valore di memristenza per ottenere l'uscita desiderata. La *Sigma Claculator Unit* per svolgere questo lavoro e' collegata alla CU che oltre a tenere in memoria i pattern e le rispettive uscite modula i segnali in ingresso al sistema distiguendoli tra impulsi di scritttura (modulazione della singola memristenza) e impulsi di lettura (presentazione dei pattern al percettrone).

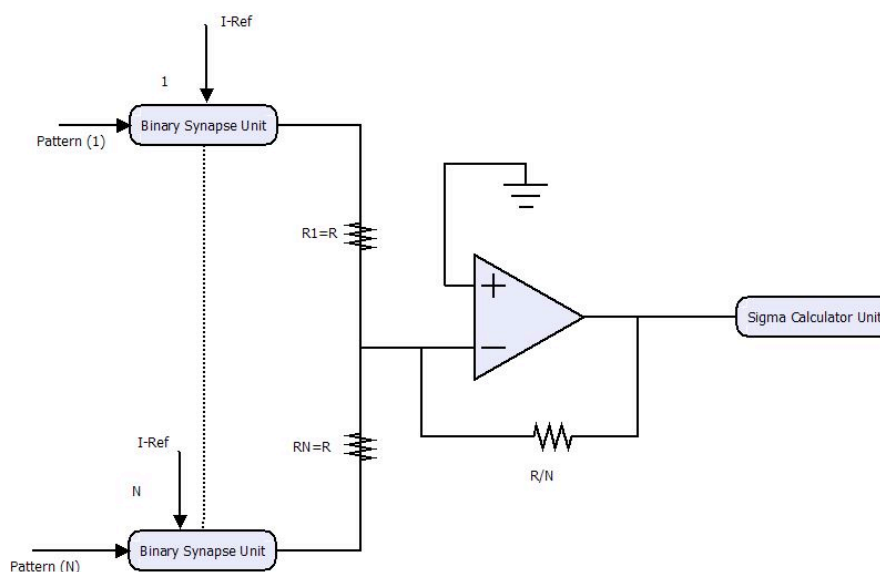


Figura 2: Modello circuitale del percettrone con unita' di somma dei contribute memristivi e collegamento alla *Sigma Claculator Unit*.

- [1] L. O. Chua, "Memristor: the missing circuit element," IEEE Trans. on Circuit Theory, vol. 18, no. 5, pp. 507–519, 1971
- [2] L. O. Chua, and S. M. Kang, "Memristive devices and systems," Proc. IEEE, vol. 64, no. 2, pp. 209–223, 1976.
- [3] ITRS. The International Technology Roadmap for Semiconductors - ITRS 2011 Edition. Available at <http://www.itrs.net>.
- [4] F. Corinto, A. Ascoli, "A boundary condition-based approach to the modeling of memristor nano-structures", IEEE Transactions on Circuits and Systems—I: Regular Papers, vol. 59, pp. 2713–2726, DOI: 10.1109/TCSI.2012.2190563, 2012
- [5] A. Ascoli, F. Corinto, V. Senger, R. Tetzlaff, "Memristor Model Comparison", IEEE Circuits and Systems Magazine, vol. 13, no. 2, pp. 89–105, DOI: 10.1109/MCAS.2013.2256272, 2013